

KOMISIJI ZA STUDIJE II STEPENA ELEKTROTEHNIČKOG FAKULTETA U BEOGRADU

Komisija za studije II stepena, Elektrotehničkog fakulteta u Beogradu, na svojoj sednici održanoj 23.05.2017. godine imenovala nas je u Komisiju za pregled i ocenu master rada dipl. inž. Stefanović Filipa pod naslovom „Implementacija hardverskog modula prijemnika kamere sa serijskim interfejsom“. Nakon pregleda materijala Komisija podnosi sledeći

IZVEŠTAJ

1. Biografski podaci o kandidatu

Filip Stefanović je rođen 17.01.1992. godine u Beogradu. Završio je Osnovnu školu "Janko Veselinović" u Beogradu. Upisao je 8. gimnaziju u Beogradu koju je završio sa odličnim uspehom. Elektrotehnički fakultet upisao je 2011. godine. Diplomirao je na Odseku za elektroniku 2015. godine sa prosečnom ocenom 8,78 i ocenom 10 na diplomskom ispitu. Diplomске akademske – master studije na Elektrotehničkom fakultetu u Beogradu, na Modulu Elektronika, upisao je u oktobru 2015. godine. Položio je sve ispite sa prosečnom ocenom 9.00.

2. Opis master rada

Master rad kandidata sadrži 50 strana, sa ukupno 16 tabela, 21 slikom i 8 referenci. Rad sadrži šest poglavlja, uključujući uvod i zaključak, kao i spisak korišćene literature.

Prvo poglavlje predstavlja uvod u kome su opisani predmet i cilj rada.

U drugom poglavlju je dat pregled postupka razvoja hardvera u savremenim digitalnim sistemima. Takođe su navedena pravila za pisanje koda u jezicima za opis hardvera čijom primenom se dobija predvidljivije ponašanje sistema nakon sinteze.

U okviru trećeg poglavlja je data specifikacija i opisan je rad prijemnika piksela sa serijskog protokola. Nabrojani su ulazni i izlazni signali i dat je kratak opis svakog od njih, opisani su signali takta i reseta, blokovi za sinhronizaciju iz domena jednog signala takta u drugi, brzi serijski interfejs, piksel interfejs i AMBA APB interfejs, softverski registri koji se programiraju korišćenjem APB interfejsa i hardverski parametri korišćeni u implementaciji modula.

U okviru četvrtog poglavlja je predstavljena mikroarhitektura projektovanog sistema. Opisan je *High Speed* protokol, detaljno opisana implementacija *Lane Merger* bloka koji prihvata podatke na *High Speed* interfejsu, implementacija asinhronog FIFO bafera, implementacija *Pixel Decomposer* bloka koji preuzima podatke iz FIFO bafera i šalje putem piksel interfejsa. Opisan je blok korišćen za prenos podataka iz blokova u brzom domenu signala takta ka domenu funkcionalnog signala takta i natrag. Takođe je opisan blok za generisanje signala prekida.

U okviru petog poglavlja su prikazani rezultati simulacija. Ulazni i izlazni signali su generisani korišćenjem različitog broja lejnova na *High Speed* interfejsu korišćenjem hardverskih parametara ili softverskih registara. Prikazano je i generisanje prekida usled grešaka u prenosu, čime je kompletno potvrđena funkcionalnost projektovanog sistema.

U poslednjem poglavlju je dat zaključak. Takođe su dati predlozi za moguća proširenja projekta, kao i komentari o mogućem korišćenju pojedinih blokova kao gradivnih elemenata drugih sistema.

3. Analiza rada sa ključnim rezultatima

Master rad dipl. inž. Filipa Stefanovića se bavi projektovanjem, implementacijom i testiranjem hardverskog modula za prijem slike preko brzog serijskog interfejsa kamere. Modul prima podatke sa brzog serijskog interfejsa (*HRSI – High-Speed Receive Serial Interface*), vrši njihovu obradu i šalje ih paralelnom magistralom na dalju obradu. Registri modula se konfigurišu preko APB interfejsa. Modul je projektovan korišćenjem HDL metodologije u Verilog jeziku. Simulacije sistema su vršene korišćenjem *Ncsim* simulatora kompanije *Cadence*, a za grafički prikaz je korišćen *Simvision* alat. Napravljen je odgovarajući test scenario i verifikacijom je kompletno potvrđena funkcionalnost projektovanog sistema.

Najvažnije doprinose rada čine implementacija prijemnika kamere koji se može koristiti pri prenosu slike ili video zapisa u sistemima koji zahtevaju veliki protok informacija, kao i zaključci izvedeni iz dobijenih rezultata.

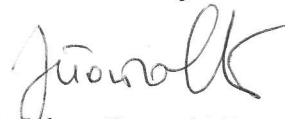
4. Zaključak i predlog

Kandidat Filip Stefanović je u svom master radu uspešno projektovao, implementirao i verifikovao hardverski modul za prijem slike preko brzog serijskog interfejsa kamere koji je pogodan za prenos slike ili video zapisa u sistemima koji zahtevaju veliki protok. Projektovani modul se može koristiti u raznim sistemima za obradu slike ili video materijala.

Na osnovu gore navedenog Komisija predlaže Nastavno-naučnom veću Elektrotehničkog fakulteta u Beogradu da prihvati rad „Implementacija hardverskog modula prijemnika kamere sa serijskim interfejsom“ dipl. inž. Stefanović Filipa kao master rad i odobri javnu usmenu odbranu.

U Beogradu, 15.09.2017.

Članovi komisije:



dr Jelena Popović-Božović, doc.



dr Radivoje Đurić, doc.